Docket No.

8733.294.00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF:

Seung Kuk AHN

GAU:

TBA

SERIAL NO: 09/654,943

EXAMINER:

TBA

FILED:

September 1, 2000

-FOR:

Method and Apparatus for Driving Liquid Crystal Display Panel in Inversion

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number [US App No], filed [US App Dt], is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

COUNTRY

APPLICATION NUMBER

MONTH/DAY/YEAR

KOREA

1999-37587

4 SEPTEMBER 1999

Certified copies of the corresponding Convention Application(s)

- are submitted herewith
- □ will be submitted prior to payment of the Final Fee
- were filed in prior application Serial No. filed
- were submitted to the International Bureau in PCT Application Number. Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
 - (B) Application Serial No.(s)

December 21, 2000

- are submitted herewith
- will be submitted prior to payment of the Final Fee

Respectfully Submitted,

LONG ALDRIDGE & NORMAN LLP

Kenneth D. Springer

Registration No. 39,843

Sixth Floor 701 Pennsylvania Avenue, N.W. Washington, D.C. 20004 Tel. (202) 624-1200 Fax. (202) 624-1298 61185.1

Date:



대 한 민 국 특 허 KOREAN INDUSTRIAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Industrial Property Office.

출원 번호

특허출원 1999년 제 37587 호

Application Number

출 원 년 월 일

1999년 09월 04일

Date of Application

출 원 인 :

엘지.필립스 엘시디 주식회사

Applicant(s)



2000 07 20 년 월·일

투 허 청 COMMISSIONE!



특허출원서 【서류명】 특허 【권리구분】. 특허청장 【수신처】 【참조번호】 0002 【제출일자】 1999.09.04 【발명의 명칭】 인버젼 방식의 액정패널 구동방법 및 장치 Method of Driving Liquid Crystal Panel in Inversion an 【발명의 영문명칭】 Apparatus Thereof 【출원인】 엘지 .필립스 엘시디 주식회사 [명칭] 【출원인코드】 1-1998-101865-5 【대리인】 【성명】 김영호 【대리인코드】 9-1998-000083-1 【포괄위임등록번호】 1999-001050-4 【발명자】 【성명의 국문표기】 안승국 【성명의 영문표기】 AHN, Seung Kuk 660211-1006719 【주민등록번호】 730-040 【우편번호】 경상북도 구미시 형곡동 219-2 삼우아파트 907-503호 【주소】 【국적】 KR [취지] 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대 리인 김영 호 (인) 【수수료】 【기본출원료】 20 면 29,000 원 【가산출원료】 17 며 17,000 원 0 0 원 【우선권주장료】 건 원 항 【심사청구료】 0 0 【합계】 46,000 원 【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】

[요약]

본 발명은 인버젼 방식으로 액정패널을 구동하는 액정패널 구동방법 및 장치에 관한 것이다.

본 발명은 액정패널 내에 적어도 둘 이상의 데이터라인들을 각각 포함하는 적어도하나 이상의 화면블럭을 설정하고, 화면블럭 내의 게이트라인 방향으로 인접한 화소들이동일한 극성의 데이터신호들에 응답하게 함과 아울러 화소블럭을 제외한 다른 화소영역들 내의 화소들이 상하, 좌우로 인접한 화소들과는 상반되는 극성의 데이터신호들에 응답하게 한다.

본 발명에 의하면, 휘도차가 큰 인접 화소들간에 충전되는 전류양이 항상 동일하게 공급될 수 있으므로 도트 인버젼 방식에 있어서, 인접된 화소들간의 휘도차를 줄여 수 직방향의 노이즈 패턴을 제거할 수 있게 된다.

【대표도】

도 7a

【명세서】

【발명의 명칭】

인버젼 방식의 액정패널 구동방법 및 장치{Method of Driving Liquid Crystal Panel in Inversion and Apparatus thereof}

【도면의 간단한 설명】

도 la 및 도 lb은 라인 인버젼 방식을 나타내는 도면.

도 2a 및 도 2b은 컬럼 인버젼 방식을 나타내는 도면.

도 3a 및 도 3b은 도트 인버젼 방식을 나타내는 도면.

도 4는 액정셀에 충전되는 전압을 설명하기 위한 도면.

도 5a 및 도 5b은 종래의 도트 인버젼 방식에 있어서 데이터라인 방향의 휘도차를 나타내는 도면.

도 6a 및 도 6b은 비디오 신호의 극성에 따라 액정셀에 충전되는 전압을 나타내는 파형도.

도 7a 및 도 7b은 본 발명의 제1 실시예에 따른 인버젼 방식의 액정패널에 공급되는 비디오신호의 극성을 나타내는 도면.

도 8a 및 도 8b은 본 발명의 제2 실시예에 따른 인버젼 방식의 액정패널에 공급되는 비디오신호의 극성을 나타내는 도면.

도 9는 본 발명의 실시예에 따른 인버젼 방식의 액정패널 구동장치를 나타내는 블록도.

도 10은 도 9에 도시된 인버젼 방식의 액정패널 구동장치의 각 부의 출력파형을 나타내는 파형도.

도 11은 도 9에 도시된 인버팅부를 상세히 나타내는 회로도.

< 도면의 주요 부분에 대한 부호의 설명 >

10 : 액정패널

12,22,32 : 컬럼 드라이브 IC

14,24,34 : 게이트 드라이브 IC

50 : 인버팅부

52,56 : 카운터

54 : T-FF

58,62,71,72,77,80 : 버퍼

59.73.74.78.79 : 인버터

60,75,76,81,82,83,84 : MUX

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<18> 본 발명은 액정표시의 구동방법 및 장치에 관한 것으로, 특히 인버젼 방식으로 액 정패널을 구동하는 액정패널 구동방법 및 장치에 관한 것이다.

동상의 액정표시장치는 액정패널 상의 액정셀들의 광 투과율을 조절함으로써 비디 오신호에 해당하는 화상을 표시하게 된다. 이러한 액정표시장치에서는 액정패널 상의 액정셀들을 구동하기 위하여 라인 인버젼 방식 (Line Inversion System), 컬럼 인버젼 방식 (Column Inversion System), 도트 인버젼 방식 (Dot Inversion

System) 등이 사용되고 있다. 라인 인버젼 방식의 액정패널 구동방법에서는 액정패널에 공급되는 데이터신호들의 극성이 도 la 및 도 lb에서와 같이 액정패널상의 로우라인. 즉 게이트라인에 따라 그리고 프레임에 따라 반전되게 된다. 컬럼 인버젼 방식의 액정 패널 구동방법에서는 액정패널에 공급되는 데이터신호들의 극성이 도 2a 및 도 2b에서와 같이 액정패널상의 컬럼라인, 즉 데이터라인에 따라 그리고 프레임에 따라 반전되게 된 다. 도트 인버젼 방식의 액정패널 구동방법은 도 3a 및 도 3b에서와 같이 액정패널상의 액정셀들 각각에 게이트라인 상에서 인접한 액정셀들과 데이터라인 상에서 인접하는 액 정셀들에 상반된 극성의 데이터신호가 공급되게 함과 아울러 프레임마다 액정패널 상의 모든 액정셀들에 공급되는 데이터 신호들의 극성이 반전되게 한다. 다시 말하여, 도트 인버젼 방식에서는, 기수 번째 프레임의 비디오신호가 표시될 경우에 도 3a에서와 같이 좌측상단의 액정셀로부터 우측의 액정셀로 진행함에 따라 그리고 아래 측의 액정셀들로 진행함에 따라 정극성(+) 및 부극성(-)이 번갈아 나타나게끔 데이터신호들이 액정패널 상의 액정셀들에 각각 공급되게 된다. 그리고 우수 번째 프레임의 비디오신호가 표시될 경우에는 도 3b에서와 같이 각 액정셀들에 공급되는 데이터신호들의 극성이 기수 번째 프레임과 상반되게 반전된다.

이들 액정패널 구동방법들 중 라인 인버젼 방식에서는 수평방향의 크로스토크 (Crosstalk)가 심하게 된다. 특히, 라인에 따라 두가지의 색들(즉, 중간계조의 색과 검정색)이 교번되는 화상이 라인 인버젼 방식의 액정패널 구동방법에 의하여 액정패널 상에 표시되는 경우에 수평라인들 사이에서 플리커(Flicker)가 심하게 된

다. 이와 유사하게, 컬럼라인에 따라 두가지의 색들(즉, 중간계조의 색과 검정색)이 교변되는 화상이 컬럼 인버젼 방식의 액정패널 구동방법에 의하여 액정패널 상에 표시되는 경우에는 수직방향의 크로스토크(Crosstalk)가 심하게 된다. 이들 라인 인버젼 방식 및 컬럼 인버젼 방식의 액정패널 구동방법과는 달리 수직 및 수평 방향들 모두에서 데이터신호들의 극성이 반전되는 도트 인버젼 방식은 라인 및 컬럼 인버젼 방식들에 비하여 뛰어난 화질의 화상을 제공하게 된다. 이러한 이점으로 인하여, 최근에는 도트 인버젼 방식의 액정패널 구동방법들이 많이 사용되고 있다.

- (21) 그러나, 도트 인버젼 방식의 액정패널 구동방법에서는 컬럼 드라이브 집적회로들 (Integrated Circuit : 이하 'IC'라 함) 사이의 경계부분의 휘도차가 나타나는 문제점이 있다. 이와 같이, 컬럼 드라이브 IC들의 경계부분의 휘도차가 나타나는 것은 컬럼 드라이브 IC의 출력편차와 컬럼 드라이브 IC들의 경계부분의 액정셀들에 인가되는 비디오 신호의 극성이 상반되게 공급됨으로 인하여 발생하는 박막 트랜지스터(Thin Film Transister)의 게이트와 소오스 사이의 전압(Vgs)의 큰 차이에 기인한다.
- 이를 도 4 내지 도 6b을 결부하여 상세히 설명하기로 한다. 액정패널 상의 화소들은 도 4에서와 같은 등가회로로 나타낼 수 있다. 도 4에서, 화소는 게이트라인(GL)과데이터라인(DL) 사이에 접속되어진 TFT와, TFT의 소오스단자와 공통전압라인(CL) 사이에 접속되어진 액정셀(Clc)로 구성되게 된다. 또한, 화소에는 TFT의 소오스단자와 게이트라인(GL) 사이에 형성되는 기생 캐패시터(Cgs)와. TFT의 드

레인단자와 소오스단자 사이에 존재하는 기생저항(Rtft)이 포함된다. 여기서, 기생저항(Rtft)은 TFT가 오프(off)되는 동안의 드레인단자와 소오스단자 사이의 등가저항으로서 일정하게 고정된 값은 아니다. 액정셀(Clc)은 TFT가 온(on) 상태를 유지하는기간 즉,게이트라인(GL)에 게이트하이전압(Vgh)이 인가되는 기간까지 데이터라인(DL) 상의 비디오신호와 공통전압라인(CL)으로 공급되는 공통전압(Vcom)과의 차전압을 충전하게 된다. 이에 따라,액정셀(Clc)에 충전되는 차전압은 비디오신호의 극성과 컬럼 드라이브 IC의 출력편차에 따라 달라지게 된다.

도 5a 및 도 5b을 참조하면, 액정셀들이 매트릭스 형태로 배치된 액정패널(10)과, M개의 데이터라인들(DL)에 비디오신호를 각각 공급하기 위한 N 개의 컬럼 드라이브 IC(12)와, K개의 게이트라인들(GL)을 각각 구동하기 위한 J 개의 게이트 드라이브 IC(14)가 도시되어 있다. 여기서, J,K,M,N은 1 이상의 정수이다. N 개의 컬럼 드라이브 IC들(12)은 J 개의 게이트 드라이브 IC들(14)에 의해 게이트라인들(GL)에 순차적으로 게이트 하이전압(Vgh)이 공급되는 기간에 동기되게끔 극성이 상반되는 비디오신호를 인접한 데이터라인들(DL)에 공급하게 된다. 컬럼 드라이브 IC들(12) 사이에 위치하는 빗금친 경계부분의 화소들 역시 인접된 화소들에 공급되는 비디오신호들과는 상반되는 극성으로 비디오신호들이 공급된다. 도 5a과 같은 기수 번째 프레임에서 인접한 컬럼 드라이브 IC들(12)의 경계부분의 좌축 데이터라인들(DL)에 접속된 화소들 P(J*K,M),P(J*K,2M),...,P(J*K,(N-1)*M)과 우측 데이터라인들(DL)에 접속된 화소들 P(J*K,M+1),P(J*K,2*M+1)....P(J*K,(N-1)*M+1) 중,데이터라인 방향에서 기수 번

째 화소들 P(J*(2I-1),M),P(J*(2I-1),2M),...,P(J*(2I-1),(N-1)*M)과

P(J*(2I-1),M+1),P(J*(2I-1),2*M+1),...,P(J*(2I-1),(N-1)*M+1)에 충전되는 전압은 도 6a 및 도 6b과 같다. 여기서, I는 1이상의 정수이다. 도 6a는 컬럼 드라이브 IC들(12) 간의 경계부분 중 좌측 데이터라인들에 접속된 기수 번째 화소들

P(J*(2I-1),M),P(J*(2I-1),2M),...,P(J*(2I-1),(N-1)*M)에 충전되는 게이트와 소오스간 전압(Vgs)을 나타내며, 도 6b은 기수 번째 프레임에 컬럼 드라이브 IC들(12)간의 경계부 분 중 우측 데이터라인들에 접속된 기수 번째 화소들

P(J*(2I-1),M+1),P(J*(2I-1),2M+1),...,P(J*(2I-1),(N-1)*M+1)에 충전되는 게이트와 소오스간 전압(Vgs)을 나타낸다. 도 6a 및 도 6b에서 알 수 있는 바와 같이 기수 번째 프레임에 경계부분 중 좌측 데이터라인들에 접속된 기수 번째 화소들

P(J*(2I-1),M),P(J*(2I-1),2M),...,P(J*(2I-1),(N-1)*M)에 충전된 게이트와 소오스간 전 압(Vgs)은 경계부분 중 우측 데이터라인들에 접속된 기수 번째 화소들

P(J*(2I-1),M+1),P(J*(2I-1),2M+1),...,P(J*(2I-1),(N-1)*M+1)에 충전되는 게이트와 소오스간 전압(Vgs)에 비하여 매우 작게 된다. 이와 같이,경계부분 내의 인접된 화소들에 충전되는 게이트와 소오스간 전압(Vgs)의 차는 데이터라인 방향의 우수 번째 화소들 P(J*2I,M),P(J*2I,2M),...,P(J*2I,(N-1)*M)과

P(J*2I,M+1),P(J*2I,2*M+1),...,P(J*2I,(N-1)*M+1)에도 기수 번째 화소들

P(J*(2I-1),M+1),P(J*(2I-1),2M+1),...,P(J*(2I-1),(N-1)*M+1)과 상반되게 나타나게 된다. 이에 따라, 컬럼 드라이브 IC들(12)간의 경계부분에서는 표시되는 화상의 휘도차가심하게 되므로 화면 상에 수직 라인의 노이즈 패턴이 나타나게 된다.

이러한 현상은 컬럼 드라이브 IC들(12)의 출력편차가 클수록 더욱 심하게 나타나게된다. 기수 번째 프레임에 이어지는 도 5b과 같은 우수 번째 프레임에서는 각 화소셀들에 공급되는 비디오 신호들이 기수 번째 프레임과는 반대의 극성으로 된다. 우수 번째 프레임에 있어서, 컬럼 드라이브 IC들(12)간의 경계부분 중 좌측 데이터라인들에 접속된기수 번째 화소들 P(J*(2I-1),M),P(J*(2I-1),2M),...,P(J*(2I-1),(N-1)*M)에 충전되는게이트와 소오스간 전압(Vgs)은 도 6b과 같게 되며, 우수 번째 프레임에 컬럼 드라이브IC들(12)간의 경계부분 중 우측 데이터라인들에 접속된 기수 번째 화소들

P(J*(2I-1),M+1),P(J*(2I-1),2M+1),...,P(J*(2I-1),(N-1)*M+1)에 충전되는 게이트와 소오스간 전압(Vgs)은 도 6a과 같게 된다. 따라서, 우수 번째 프레임 동안 경계부분 중좌측 데이터라인들에 접속된 기수 번째 화소들

P(J*(2I-1),M),P(J*(2I-1),2M),...,P(J*(2I-1),(N-1)*M)에 충전된 게이트와 소오스간 전압(Vgs)은 우축 데이터라인들에 접속된 기수 번째 화소들

P(J*(2I-1),M+1),P(J*(2I-1),2M+1),...,P(J*(2I-1),(N-1)*M+1)에 충전되는 게이트와 소오스간 전압(Vgs)에 비하여 매우 크게 된다. 우수 번째 프레임동안, 경계부분에서 데이터라인 방향의 우수 번째 화소들 P(J*2I,M),P(J*2I,2M),...,P(J*2I,(N-1)*M)과

P(J*2I,M+1),P(J*2I,2*M+1),...,P(J*2I,(N-1)*M+1)에 충전되는 전압차는 기수 번째 화소들 P(J*(2I-1),M+1),P(J*(2I-1),2M+1),...,P(J*(2I-1),(N-1)*M+1)과 상반되게 나타난다.

한편, 동일한 컬럼 드라이브 IC(12)의 출력단자 사이에도 출력편차가 크게 나타날
수 있다. 이 경우, 전술한 컬럼 드라이브 IC들(12) 간의 경계부분에서 나타나는 현상과
같이 동일한 컬럼 드라이브 IC(12) 내의 황소영역들 중 데이터라인 방향으로 인접된 화

2000/7/2

소들간에 휘도차가 크게 나타나게 된다.

결과적으로, 종래의 도트 인버젼 방식에서는 데이터라인 방향으로 인접한 화소들에 충전되는 전압차 및 전류차가 크게 될 뿐 아니라 고해상도로 갈수록 커지는 컬럼 드라이 브 IC(12) 내의 출력편차 또는 컬럼 드라이브 IC들(12) 간의 출력편차에 의해 데이터라 인 방향으로 인접된 화소들 간에 휘도차가 크게 발생하게 된다.

【발명이 이루고자 하는 기술적 과제】

<26> 따라서, 본 발명의 목적은 도트 인버젼 방식에 있어서, 인접된 화소들간의 휘도차를 줄이도록 한 인버젼 방식의 액정패널 구동방법 및 장치를 제공하는데 있다.

【발명의 구성 및 작용】

- 《27》 상기 목적을 달성하기 위하여, 본 발명에 따른 인버젼 방식의 액정패널 구동방법은 액정패널 내에 적어도 둘 이상의 데이터라인들을 각각 포함하는 적어도 하나 이상의 화면블럭을 설정하는 단계와, 화면블럭 내의 게이트라인 방향으로 인접한 화소들이 동일한 국성의 데이터신호들에 응답하게 하는 단계와, 화소블럭을 제외한 다른 화소영역들 내의 화소들이 상하, 좌우로 인접한 화소들과는 상반되는 국성의 데이터신호들에 응답하게 하는 단계를 포함한다.
- <28> 본 발명에 따른 인버젼 방식의 액정패널 구동장치는 액정패널 내에 적어도 둘 이상의 데이터라인들을 각각 포함하는 적어도 하나 이상의 화면블럭을 설정하고, 화면블럭 내의 게이트라인 방향으로 인접한 화소들에 동일한 극성의 데이터신호들을 공급하는 신

호공급수단과, 화소블럭영역을 제외한 다른 화소영역들 내의 화소들에 상하, 좌우로 인접하는 화소들과는 상호 상반되는 극성의 데이터신호들을 공급하는 제2 신호공급수단을 구비한다.

- <29> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부한 도면들을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <30> 이하, 도 7a 내지 도 11을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.
- ☞ 도 7a 및 도 7b을 참조하면, 컬럼 드라이브 IC들(22)의 경계부분에서 인접되는 화소들이 라인 인버젼됨과 아울러 그 외의 화소들은 도트 인버젼 방식으로 구동되는 본 발명의 제1 실시예에 따른 인버젼 방식의 액정패널 구동방법이 도시되어 있다. N 개의 컬럼 드라이브 IC들(22)은 J 개의 게이트 드라이브 IC들(24)에 의해 게이트라인들(GL)에 게이트 하이전압(Vgh)이 공급되는 기간에 동기되게끔 국성이 상반되는 비디오신호를 인접한 데이터라인들(DL)에 공급함과 아울러 빗금친 경계부분에서 게이트라인 방향으로 인접한 화소셀들에 동일한 국성의 비디오신호가 공급되게끔 경계부분에 포함된 데이터라인들(DL)에 동일한 국성의 비디오신호를 공급하게 된다. 도 7a와 같은 기수 번째 프레임에서 인접한 컬럼 드라이브 IC들(22)의 경계부분의 좌측 데이터라인들(DL)에 접속된 화소들 P(J*K,M),P(J*K,2M),...,P(J*K,(N-1)*M)과 우측 데이터라인들(DL)에 접속된 화소들 P(J*K,M+1),P(J*K,2*M+1),...,P(J*K,(N-1)*M+1) 중, 데이터라인 방향에서 기수 번째 화소들 P(J*(2I-1),M),P(J*(2I-1),2M),...,P(J*(2I-1),(N-1)*M)과

P(J*(2I-1),M+1),P(J*(2I-1),2*M+1),...,P(J*(2I-1),(N-1)*M+1)에는 정극성을 가지는 비디오신호가 공급된다. 또한, 경계부분의 화소들

P(J*K,M),P(J*K,2M),...,P(J*K,(N-1)*M) 과

P(J*K,M+1),P(J*K,2*M+1),...,P(J*K,(N-1)*M+1) 중, 데이터라인 방향에서 우수 번째 화소들 P(J*2I,M),P(J*2I,2M),...,P(J*2I,(N-1)*M)과

P(J*2I,M+1),P(J*2I,2*M+1),...,P(J*2I,(N-1)*M+1)에는 부극성을 가지는 비디오신호가 공급된다. 데이터라인 방향에서 경계부분 내의 기수 번째 화소들

P(J*(2I-1),M),P(J*(2I-1),2M),...,P(J*(2I-1),(N-1)*M)과

P(J*(2I-1),M+1),P(J*(2I-1),2*M+1),...,P(J*(2I-1),(N-1)*M+1)에 충전되는 게이트와 소오스간 전압(Vgs)은 도 6a과 같으며, 우수 번째 화소들

P(J*2I,M),P(J*2I,2M),...,P(J*2I,(N-1)*M)과

P(J*2I,M+1),P(J*2I,2*M+1),...,P(J*2I,(N-1)*M+1)에 충전되는 게이트와 소오스간 전압 (Vgs)은 도 6b과 같다.

기수 번째 프레임에 이어지는 도 7b와 같은 우수 번째 프레임에서는 각 화소셀들에 공급되는 비디오 신호들이 기수 번째 프레임과는 반대의 극성으로 된다. 우수 번째 프레임 동안, 컬럼 드라이브 IC들(22)간의 경계부분은 이전 기수 번째

프레임과는 상반된 극성의 라인 인버젼 방식으로 구동된다. 경계부분의 좌측 데이터라 인들(DL)에 접속된 화소들 P(J*K,M),P(J*K,2M),...,P(J*K,(N-1)*M)과 우측

데이터라인들(DL)에 접속된 화소들 P(J*K,M+1),P(J*K,2*M+1),...,P(J*K,(N-1)*M+1) 중,데이터라인 방향에서 기수 번째 화소들

P(J*(2I-1),M),P(J*(2I-1),2M),...,P(J*(2I-1),(N-1)*M)과

P(J*(2I-1),M+1),P(J*(2I-1),2*M+1),...,P(J*(2I-1),(N-1)*M+1)에는 부극성을 가지는 비디오신호가 공급된다. 또한, 경계부분의 화소들

P(J*K,M),P(J*K,2M),...,P(J*K,(N-1)*M) 과

P(J*K,M+1),P(J*K,2*M+1),...,P(J*K,(N-1)*M+1) 중, 데이터라인 방향에서 우수 번째 화소들 P(J*2I,M),P(J*2I,2M),...,P(J*2I,(N-1)*M)과

P(J*2I,M+1),P(J*2I,2*M+1),...,P(J*2I,(N-1)*M+1)에는 정극성을 가지는 비디오신호가 공급된다. 데이터라인 방향에서 경계부분 내의 기수 번째 화소들

P(J*(2I-1),M),P(J*(2I-1),2M),...,P(J*(2I-1),(N-1)*M)과

P(J*(2I-1),M+1),P(J*(2I-1),2*M+1),...,P(J*(2I-1),(N-1)*M+1)에 충전되는 게이트와 소 오스간 전압(Vgs)은 도 6b과 같으며, 우수 번째 화소들

P(J*2I,M),P(J*2I,2M),...,P(J*2I,(N-1)*M)과

P(J*2I,M+1),P(J*2I,2*M+1),...,P(J*2I,(N-1)*M+1)에 충전되는 게이트와 소오스간 전압 (Vgs)은 도 6a과 같다. 경계부분을 제외한 액정패널(10)의 다른 부분은 상하, 좌우로 인접한 화소들이 이전 기수 번째 프레임과는 상반되게 서로 상반된 극성의 비디오신호들이 공급된다.

<33> 그 결과, 컬럼 드라이브 IC들(22) 간의 경계부분에는 게이트라인 방향의 화소셀들

에 동일한 극성의 비디오신호들이 매 프레임마다 반전되게 공급됨과 아울러, 데이터라인 방향에 인접한 화소셀들에 매 프레임마다 상반된 극성의 비디오신호들이 공급된다. 즉, 컬럼 드라이브 IC들(22) 간의 경계부분은 라인 인버젼 방식으로 구동된다. 이에 반하여, 경계부분을 제외한 액정패널(10)의 다른 부분은 상하, 좌우로 인접한 화소들이 서로 상반된 극성의 비디오신호들이 공급되므로 도트 인버젼 방식으로 구동된다.

- 도 8a 및 도 8b을 참조하면, 제1 컬럼 드라이브 IC(32)로부터 비디오신호가 공급되는 다수의 데이터라인들(DL)에 접속된 화소들이 라인 인버젼됨과 아울러 그 외의 화소들은 도트 인버젼 방식으로 구동되는 본 발명의 제2 실시예에 따른 인버젼 방식의 액정패널 구동방법이 도시되어 있다. 제1 컬럼 드라이브 IC(32)는 자신의 출력단자 중 제2 내지 제4 데이터라인(DL)에 접속된 출력단자들로부터 발생되는 출력신호들이 큰 편차를 가지는 경우, 제2 내지 제4 데이터라인들(DL)에 접속된 게이트라인 방향의 화소셀들에 동일한 극성의 비디오신호를 공급하게 된다.
- 도 8a와 같은 기수 번째 프레임에서 인접한 제1 컬럼 드라이브 IC(32) 영역 내의 빗금친 영역의 데이터라인들(DL)에 접속된 화소들 P(J*K,2),P(J*K,3),P(J*K,4) 중, 데이터라인 방향에서 기수 번째 화소들 P(J*(2I-1),2),P(J*(2I-1),3),P(J*(2I-1),4에는 부국성을 가지는 비디오신호가 공급된다. 또한, 빗금친 영역의 데이터라인들(DL)에 접속된화소들 P(J*K,2),P(J*K,3),P(J*K,4) 중, 데이터라인 방향에서 우수 번째 화소들 P(J*2I,2),P(J*2I,3),P(J*2I,4)에는 정극성을 가지는 비디오신호가 공급된다. 따라서, 기수 번째 화소들 P(J*(2I-1),2),P(J*(2I-1),3),P(J*(2I-1),4)은 도 6b과 같은 게이트와소오스간 전압(Vgs)만큼 충전되며, 우수 번째 화소들 P(J*2I,2),P(J*2I,3),P(J*2I,4)은도 6a과 같은 게이트와소오스간 전압(Vgs)만큼 충전된다.

○ 기수 번째 프레임에 이어지는 도 8b와 같은 우수 번째 프레임에서는 각 화소셀들에 공급되는 비디오 신호들이 기수 번째 프레임과는 반대의 극성으로 된다. 우수 번째 프레임 동안, 제1 컬럼 드라이브 IC(32) 영역 내의 빗금친 영역은 이전 기수 번째 프레임과는 상반된 극성의 라인 인버젼 방식으로 구동된다. 빗금친 영역의 데이터라인들(DL)에 접속된 화소들 P(J*K,2),P(J*K,3),...,P(J*K,4) 중, 데이터라인 방향에서 기수 번째 화소들에는 정극성을 가지는 비디오신호가 공급된다. 또한, 빗금친 영역의 데이터라인 들(DL)에 접속된 화소들 P(J*K,2),P(J*K,3),...,P(J*K,4) 중, 데이터라인 방향에서 우수 번째 화소들에는 부극성을 가지는 비디오신호가 공급된다. 따라서, 기수 번째 화소들 P(J*(2I-1),2),P(J*(2I-1),3),P(J*(2I-1),4)은 도 6a과 같은 게이트와 소오스간 전압 (Vgs)만큼 충전되며, 우수 번째 화소들 P(J*2I,2),P(J*2I,3),P(J*2I,4)은 도 6b과 같은 게이트와 소오스간 전압(Vgs)만큼 충전된다.

○ 37 그 결과, 제1 컬럼 드라이브 IC(32) 영역 내의 일부영역에 포함된 게이트라인 방향의 화소들은 동일한 극성의 비디오신호들이 공급되는 반면, 데이터라인 방향으로 인접한 화소셀들에는 서로 상반된 극성의 비디오신호들이 공급된다. 즉, 제1 컬럼 드라이브 IC(32) 영역 내의 일부영역은 라인 인버젼 방식으로 구동된다. 실시예에서는 제1 컬럼 드라이브 IC(32)의 출력단자 중 제2 내지 제4 데이터라인(DL)에 접속된 출력단자들로부터 발생되는 출력신호들의 편차가 큰 경우를 예시하였지만 어느 컬럼 드라이브 IC(32)에서도 출력편차에 따라 해당영역에 포함된 게이트라인 방향의 화소셀들을 라인 인버젼 방식으로 구동시킬 수 있다. 또한, 라인 인버젼 방식으로 구동되는 영역들은 일부 데이터라인 영역만 한정되는 것이 아니라 다수의 데이터라인이 포함된 영역 예를 들면, 4라인, 8라인분의 데이터라인이 포함된 영역이 될 수 있다. 라인 인버젼 방식으로 구동

되는 영역 이외의 영역에서는 도트 인버젼 방식으로 구동되도록 해당 영역의 상하, 좌우로 인접한 화소들은 서로 상반된 극성의 비디오신호들이 공급된다.

- <38> 도 9는 본 발명에 따른 인버젼 방식의 액정패널 구동장치를 나타낸다. 도 10은 도 9에 도시된 각부의 출력신호 및 제어신호를 나타내는 파형도이다.
- (39) 도 9 및 도 10을 참조하면, 본 발명에 따른 인버젼 방식의 액정패널 구동장치는 도 트 인버젼 제어신호(DPOL)를 생성하는 제1 카운터(52) 및 토글 플립플롭(Toggle Flip-Flop: 이하 'T-FF'라 함)(54)와, 라인 인버젼 제어신호(LPOL)를 생성하는 제2 카운 터(56)와, 도트 인버젼 제어신호(DPOL)와 라인 인버젼 제어신호(LPOL)에 따라 도트 인버젼 방식 또는 라인 인버젼 방식으로 각 컬럼 화소라인(PL1 내지 PLN)에 공급되는 비디오 신호의 극성을 반전시키는 인버팅부들(INV1 내지 INVN)을 구비한다. 카운터(52)는 도 10과 같은 데이터 인에이블 신호(Denable)의 블랭킹 기간에 초기화됨과 아울러 데이터구 가에는 자신의

클럭단자(CLK)에 공급되는 도트 클럭신호(DotClk)에 의해 카운트 동작을 수행하게 된다. 이 카운터(52)는 도트 클럭신호(DotClk)에 의해 일정한 정수까지를 반복 카운트함으로써 도트 클릭신호(DotClk)가 일정한 정수로 분주되어진 구형파신호를 출력하게 된다. 이 카운터(52)로부터 출력된 구형파신호는 버퍼(58) 및 인버터(59)를 경유하여 멀티플렉서 (Multiplexer : 이하 'MUX'라 함)(60)에 입력된다. T-FF(54)은 자신에게 입력되는 수직 동기신호(Vsync)를 토글시켜 매 프레임마다 펄스신호를 발생하게 된다. T-FF(54)으로부 터 출력되는 펄스신호는 MUX(60)의 제어단자에 공급된다. 이에 따라, MUX(60)는 인버터(59)에 의해 위상 반전된 카운터(52)로부터의 구형파신호를 기수 번째 프레임 또 는 우수 번째 프레임 동안 도트 인버젼 제어신호(DPOL)로서 선택하게 된다. 즉, 도트 인버젼 제어신호(DPOL)는 매 프레임마다 위상이 반전된다. 이 도트 인버젼 제어신호 (DPOL)는 제1 및 제2 스위치(SW1,SW2)의 절환에 의해 인버팅부들(INV1 내지 INVN)에 공 통으로 공급된다. 제2 카운터(56)는 데이터 인에이블 신호(Denable)의 블랭킹 기간에 초기화됨과 아울러 데이터구간에는 자신의 클럭단자(CLK)에 공급되는 도트 클럭신호 (DotClk)에 의해 카운트 동작을 수행하게 된다. 이 제2 카운터(56)의 두 출력신호 (Vo1, Vo2)는 카운트수에 따라 위상차를 가지게 된다. 이들 제2 카운터(56)의 두 출력신 호들(Vo1, Vo2)은 도 10과 같이 8 도트 클릭신호(DotClk)만큼 위상차를 가질 수 있다. 이와 같이 위상차를 가지는 출력신호들 중 제2 출력신호(Vo2)는 위상반전되어 앤드 게이 트(And GATE)(61)에 입력된다. 앤드 게이트(61)는 제2 카운터(56)로부터의 제1 출력신 호(Vo1)와 반전된 제2 출력신호(Vo2)을 논리곱 연산

하여 라인 인버젼 제어신호(LPOL)를 발생하게 된다. 이에 따라, 라인 인버젼 제어신호 (LPOL)는 도 10과 같이 두 출력신호들(Vo1, Vo2)이 8 도트 클럭신호(DotClk) 만큼의 위상 , 차를 가지는 경우, 제1 출력신호(Vo1)의 상승에지에서부터 제2 출력신호(Vo2)의 상승에 지까지 하이논리를 유지하게 된다. 이 때, 라인 인버젼 제어신호(LPOL)의 하이논리구간 은 8 도트 클릭신호(DotClk)만큼의 폭을 가지게 된다. 이러한 라인 인버젼 제어신호 (LPOL)은 제1 및 제2 스위치(SW1,SW2)의 제어단자에 공급된다. 제1 스위치(SW1)는 라인 인버젼 제어신호(LPOL)가 하이논리를 유지할 때 도트 인버젼 제어신호(DPOL)를 인버팅 부들(INV1 내지 INVN)에 공급하는 반면, 제2 스위치(SW2)는 라인 인버젼 제어신호(LPOL) 가 로우논리를 유지할 때 도트 인버젼 제어신호(DPOL)를 인버팅부들(INV1 내지 INVN)에 공급하게 된다. 하이논리의 라인 인버젼 제어신호(LPOL)가 샘플링되어 공급되면 인버팅 부들(INV1 내지 INVN) 중 기수 번째 인버팅부들(INV1,INV3,...,INVN-1)(단, N은 짝수) 또는 우수 번째 인버팅부들(INV2,INV4,...,INVN)만이 입력 비디오 데이터를 반전시키게 된다. 반면, 로우논리의 라인 인버젼 제어신호(LPOL)가 샘플링되어 공급되는 인접한 인 버팅부들은 동시에 입력 비디오 데이터를 반전시키게 된다. 다시 말하여, 라인 인버젼 제어신호(LPOL)가 도 10과 같이 인버팅부들(INV1 내지 INVN)에 공급되면, 8 라인분의 제 8 내지 제16 컬럼 화소라인들(PL8 내지 PL16)에 접속된 인버팅부들(INV8 내지 INV16)은 입력 비디오 데이터를 동시에 위상 반전시키게 된다. 이들 인버팅부들(INV1 내지 INVN) 의 출력신호 각각은 도시하지 않은 디지털/아날로그 변환기(이하 'DA 변환기'라 함)와 출 력회로부들을 경유하여 데이터라인(DL)에 공급된다.

- <40> 도 11은 도 9에 도시된 인버팅부들을 상세히 나타낸다.
- <41> 도 11을 참조하면, 인버팅부들(INV1 내지 INVN) 각각은 제1 노드(n1)를 경유화여

비디오 데이터들이 공급되는 제1 버퍼(71,72) 및 제1 인버터(73,74)와, 제1 버퍼(71,72) 및 제1 인버터(73,74)의 출력신호 중 어느 하나를 출력시키기 위한 제1 MUX(75,76)와, 제1 노드(n1)를 경유하여 비디오 데이터들이 공급되는 제2 버퍼(77,80) 및 제2 인버터 (78,79)와, 제2 버퍼(77,80) 및 제2 인버터(78,79)의 출력신호 중 어느 하나를 출력시키기 위한 제2 MUX(81,82)와, 라인 인버젼 제어신호(LPOL)에 응답하여 제1 MUX(75,76)의 출력신호와 제2 MUX(81,82)의 출력신호 중 어느 하나를 출력하는 제3 MUX(83,84)를 구비한다. 기수 번째 인버팅부(INV_Odd)의 제1 MUX(75)와 우수 번째 인버팅부(INV_Even)의 제1 MUX(76)의 제어단자에는 제2 스위치(SW2)를 경유하여 도트 인버젼 제어신호(DPOL)가 공통으로 공급된다. 기수 번째 인버팅부(INV_Odd)의 제2 MUX(81)와 우수 번째 인버팅부(INV_Even)의 제2 MUX(82)의 제어단자에는 제1 스위치(SW1)를 경유하여 도트 인버젼 제어신호(DPOL)가 공급된다. 라인 인버젼 제어신호(LPOL)는 제1 및 제2 스위치(SW1,SW2)와 기수 번째 인버팅부(INV_Odd)의 제3 MUX(83)와 우수 번째 인버팅부(INV_Even)의 제3 MUX(84)를 동시에 제어하게 된다.

라인 인버젼 제어신호(LPOL)가 하이논리인 경우, 제1 스위치(SW1)는 턴-온 (turn-on)되는 반면, 제2 스위치(SW2)는 턴-오프(turn-off)된다. 이 경우, 기수 번째 인버팅부(INV_Odd)의 제2 MUX(81)는 제2 인버터(79)에 의해 위상반전된 기수 번째 데이터를 제3 MUX(83)에 공급하게 되며, 우수 번째 인버팅부(INV_Even)의 제2 MUX(82)는 제2 버퍼(80)를 경유하여 위상 유지되어 공급되는 우수 번째 데이터를 제3 MUX(84)에 공급하게 된다. 기수 번째 인버팅부(INV_Odd)의 제3 MUX(83)는 제2 MUX(81)로부터 공급되는 위상 반전된 기수 번째 데이터를 DA 변환기 쪽으로 출력시키게 되며, 우수 번째 인버팅부(INV_Even)의 제3 MUX(84)는 제2 MUX(82)로부터 공급되는 위상 반전되지 않은 우수 번

<42>

째 데이터를 DA 변환기 쪽으로 출력시키게 된다.

작3> 라인 인버젼 제어신호(LPOL)가 로우논리인 경우, 제1 스위치(SW1)는 턴-오프 (turn-off)되는 반면, 제2 스위치(SW2)는 턴-온(turn-on)된다. 이 경우, 기수 번째 인 버팅부(INV_Odd)의 제1 MUX(75)는 제1 인버터(73)에 의해 위상반전된 기수 번째 데이터를 제3 MUX(83)에 공급하게 되며, 우수 번째 인버팅부(INV_Even)의 제1 MUX(76)는 제1 인버터(74)를 경유하여 위상반전된 우수 번째 데이터를 제3 MUX(84)에 공급하게 된다. 기수 번째 인버팅부(INV_Odd)의 제3 MUX(83)는 제1 MUX(75)로부터 공급되는 위상 반전된 기수 번째 데이터를 DA 변환기 쪽으로 출력시키게 되며, 우수 번째 데이터를 DA 변환기 쪽으로 출력시키게 된다. 기속으로 출력시키게 된다.

따라서, 도트 인버젼 방식으로 구동되는 경우에는 기수 번째 인버팅부(INV_Odd)와 우수 번째 인버팅부(INV_Even) 중 어느 하나만이 입력 비디오 데이터를 반전시키는 반면 에, 라인 인버젼 방식으로 구동되는 경우에는 기수 번째 인버팅부(INV_Odd)와 우수 번째 인버팅부(INV_Even) 모두가 입력 비디오 데이터를 동시에 반전시키게 된다.

【발명의 효과】

생물한 바와 같이, 본 발명에 따른 인버젼 방식의 액정패널 구동방법 및 장치는 휘도차가 나타나는 컬럼 화소라인들에 공급되는 비디오신호의 극성을 동일하게 하여 화소들에 충전되는 게이트와 소오스간 전압(Vgs)을 동일하게 유지시키게 된다. 이에 따라, 휘도차가 큰 인접 화소들간에 충전되는 전류양이 항상 동일하게 공급될 수 있으므로 도

트 인버젼 방식에 있어서, 인접된 화소들간의 휘도차를 줄여 수직방향의 노이즈패턴을 제거한 수 있게 된다. 나아가, 본 발명에 따른 인버젼 방식의 액정패널 구동방법 및 장치는 수율 및 화질을 향상시킬 수 있게 된다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여 져야만 할 것이다.

【특허청구범위】

【청구항 1】

게이트라인과 데이터라인의 교차부에 화소들이 매트릭스 형태로 배치되는 액정패널 의 구동방법에 있어서,

상기 액정패널 내에 적어도 둘 이상의 데이터라인들을 각각 포함하는 적어도 하나 이상의 화면블릭을 설정하는 단계와,

상기 화면블럭 내의 상기 게이트라인 방향으로 인접한 화소들이 동일한 극성의 데 이터신호들에 응답하게 하는 단계와,

상기 화소블럭을 제외한 다른 화소영역들 내의 화소들이 상하, 좌우로 인접한 화소들과는 상반되는 극성의 데이터신호들에 응답하게 하는 단계를 포함하는 것을 특징으로하는 인버젼 방식의 액정패널 구동방법.

【청구항 2】

제 1 항에 있어서,

상기 화소블럭은 컬럼 드라이버들 간의 경계부에 위치하는 것을 특징으로 하는 인 버젼 방식의 액정패널 구동방법.

【청구항 3】

제 1 항에 있어서,

상기 화소블럭은 동일한 컬럼 드라이버로부터 데이터가 공급되는 적어도 둘 이상의 데이터라인들이 포함되는 것을 특징으로 하는 인버젼 방식의 액정패널 구동방법.

【청구항 4】

제 1 항에 있어서,

상기 액정패널 내의 모든 화소들이 매 프레임마다 극성이 반전되는 데이터신호들에 . 응답하게 하는 것을 특징으로 하는 인버젼 방식의 액정패널 구동방법.

【청구항 5】

게이트라인과 데이터라인의 교차부에 화소들이 매트릭스 형태로 배치되는 액정패널 의 구동장치에 있어서,

상기 액정패널 내에 적어도 둘 이상의 데이터라인들을 각각 포함하는 적어도 하나 이상의 화면블럭을 설정하고, 상기 화면블럭 내의 상기 게이트라인 방향으로 인접한 화 소들에 동일한 극성의 데이터신호들을 공급하는 신호공급수단과,

상기 화소블럭영역을 제외한 다른 화소영역들 내의 화소들에 상하, 좌우로 인접하는 화소들과는 상호 상반되는 극성의 데이터신호들을 공급하는 제2 신호공급수단을 구비하는 것을 특징으로 하는 인버젼 방식의 액정패널 구동장치.

【청구항 6】

제 5 항에 있어서.

상기 게이트라인 방향으로 인접한 화소들에 동일한 극성의 데이터신호들이 공급되 게끔 상기 신호공급수단을 제어하는 라인 인버젼 제어수단과,

상하, 좌우로 인접한 화소들에 상호 상반되는 극성의 데이터신호들이 공급되게끔 상기 제2 신호공급수단을 제어하는 도트 인버젼 제어수단을 구비하는 것을 특징으로 하 는 인버젼 방식의 액정패널 구동장치.

【청구항 7】

제 5 항에 있어서,

상기 신호공급수단들은 상기 라인 인버젼 제어수단과 도트 인버젼 제어수단으로부터 공급되는 제어신호에 응답하여 입력 데이터신호의 위상을 반전시키는 적어도 둘 이상의 신호반전부를 추가로 구비하는 것을 특징으로 하는 인버젼 방식의 액정패널구동장치.

【청구항 8】

제 7 항에 있어서,

기수 번째 데이터신호가 공급되는 기수 번째 신호반전부 및 우수 번째 데이터신호 가 공급되는 우수 번째 신호반전부 모두가 상기 라인 인버젼 제어수단으로부터 공급되는 제어신호에 응답하여 입력 데이터신호를 동시에 반전시키는 것을 특징으로 하는 인버젼 방식의 액정패널 구동장치.

【청구항 9】

제 7 항에 있어서.

기수 번째 데이터신호가 공급되는 기수 번째 신호반전부 및 우수 번째 데이터신호가 공급되는 우수 번째 신호반전부 중 어느 하나가 상기 도트 인버젼 제어수단으로부터 공급되는 제어신호에 응답하여 입력 데이터신호를 반전시키는 것을 특징으로 하는 인버젼 방식의 액정패널 구동장치.

【도면】

[도 la]

+	+	+	+	+	+	+	+
_	-	1	1	-	1		-
+	+	+	+	+	+	+	+
_	—	-	-	-	_	-	_
+	+	+	+	+	+	+	+
	-	1		-	1	-	-
+	+	+	+	+	+	+	+
	-	1	1	1	-	1	

[도 1b]

	-	-	_	_	—	_	_
+	+	+	+	+	+	+	+
_	-	_	_	-	-	-	_
+	+	+	+	+	+	+	+
-	1	-	_	1	_	1	-
+	+	+	+	+	+	+	+
	ı	1	ı	1	1	1	-
+	+	+	+	+	+	+	+

[도 2a]

+	_	+	1	+	-	+	1
+	_	+	_	+		+	-
+	1	+	1	+	ı	+	ı
+	ı	+	1	+	1	+	ı
+	1	+	_	+	1	+	1
+	ı	+	1	+	1	+	ı
+	1	+	1	+	ı	+	ı
+	1	+	_	+	ı	+	ı

[도 2b]

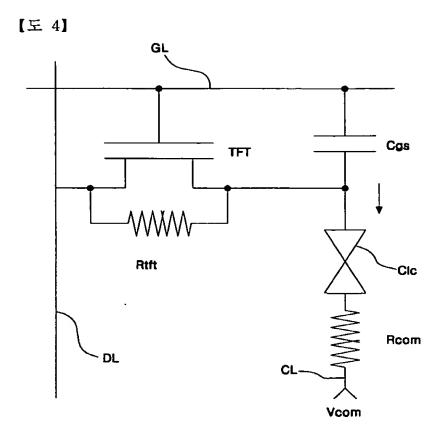
	+	_	+	ı	+	ı	+
Ī	+	-	+	-	+	_	+
ı	+	1	+	ı	+	_	+
I	+	I	+	ı	+	_	+
T	+	1	+	ı	+	1	+
I	+	ı	+	_	+	-	+
I	+	ı	+	ı	+	1	+
Ī	+	Ī	+	I	+	I	+

[도 3a]

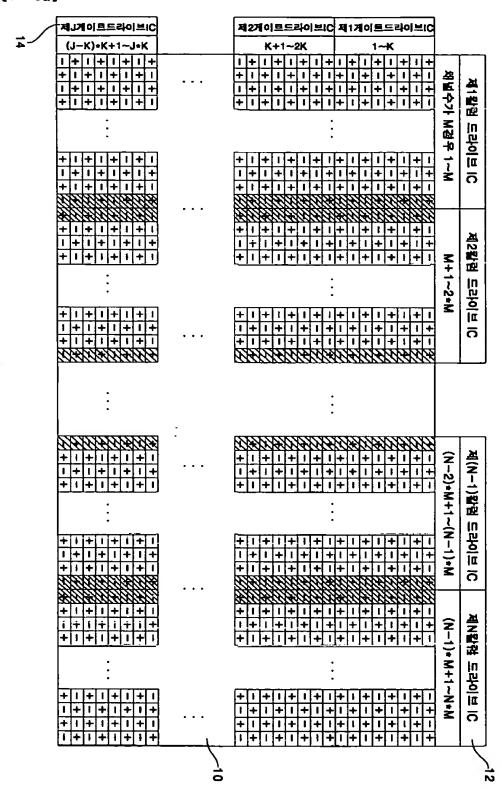
+	Ξ	+		+	-	+	-
	+	-	+	-	+	-	+
+	1	+	1	+	-	+	-
_	+	1	+	-	+	1	+
+	1	+	1	+	-	+	_
_	+	1	+	1	+	1	+
+	_	+	–	+	1	+	_
	+	_	+		+	1	+

[도 3b]

		_	_	_				
ĺ	_	+		+	—	+		+
	+		+	_	+	-	+	-
	1	+	-	+	-	+	-	+
	+	1	+	-	+	ı	+	_
ļ	1	+	1	+	1	+	1	+
	_+		+		+	1	+	_
١		+	1	+	-	+		+
Į	+	_	+	_	+	-	+	_



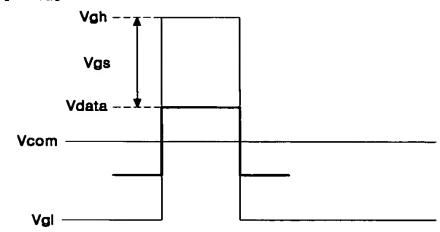
【도 5a】



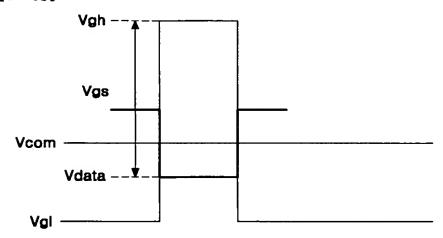
[도 5b]

	제J게이르드라이브IC	제2게이르드라이브IC 제1게이르드라이브IC		
∡ ∕	(J-K)•K+1~J•K	K+1~2K 1~K		
	+ 1 + 1 + 1	+ 1 + 1 + 1 + 1 + 1 + 1 + 1		
	11+11+11+11+	+ 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1	뾽	ᆈ
	1 + 1 + 1 + 1 +		4	제1칼럼
			꾿	
		:	채널수가 M경우 1~M	드라이브
			-10	흔
	+ + + + +		1	이 티
		1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 +	_	ဂါ
	E			
	13913913133	MANAGEMENT OF THE PROPERTY OF		
	+ 1 + 1 + 1 + 1			<u> </u>
	+ 1 + 1 + 1 + 1	+ 1 + 1 + 1 + 1 + 1 + 1 + 1	~	제2칼립
			M+1~2*M	
	:	<u>:</u>	~2	티어라크
	 		*	흐
	+ 1 + 1 + 3	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1		
	+1+1+1+1	+ 1 + 1 + 1 + 1 + 1 + 1 + 1		ត
	214114114	NAME OF THE OWNER		
	•			
	:	:		
	300000000		_	
	1 + 1 + 1 + 1 + 1	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1	2	2
		1 + 1 + 1 + 1 + 1 + 1 + 1 +	2):	<u>T</u>
			(N-2)+M+1~(N-1)+M	제(N−1)칼럼
	:	:	<u>-</u>	
	1+1+1+1+	11-11-11-11-11-11-11-11-11-11-11-11-11-	Ŕ	되어보고
	+1+1+1+1	+ 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1	<u>-</u>	유
	1+1+1+1+	1+1+1+1+1+1+1+1+	ż	ត
	C 5 C 5 M 5 M 4	namental anamental		
	1 + 1 + 1 + 1 + 1	+ 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1	Î	복
	+ 1 + 1 + 1 + 1	+ 1 + 1 + 1 + 1 + 1 + 1	<u></u>	
		•	۱*(TEZ
	:	:	(N-1)*M+1~N*M	제N칼램 뜨라이브 IC
	+11+11+11+1	+11+11+11+11+11+11+11	1	유
	1+1+1+1+	1 + 1 + 1 + 1 + 1 + 1 + 1 +	×	🚆
	+ + + +	+ 1 + 1 + 1 + 1 + 1 + 1 + 1		
	i + i + i + · · ·	1+1+1+1+1+1+1+1+	-	1
	Ĭ			1
	o 7			N.

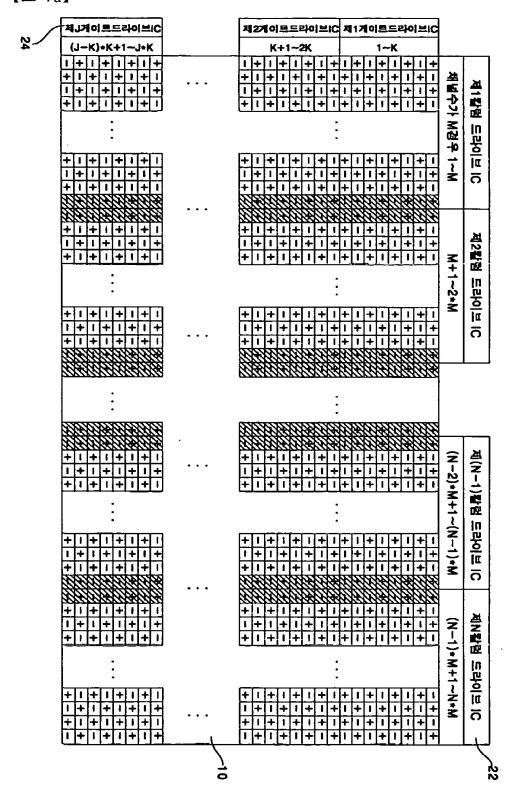




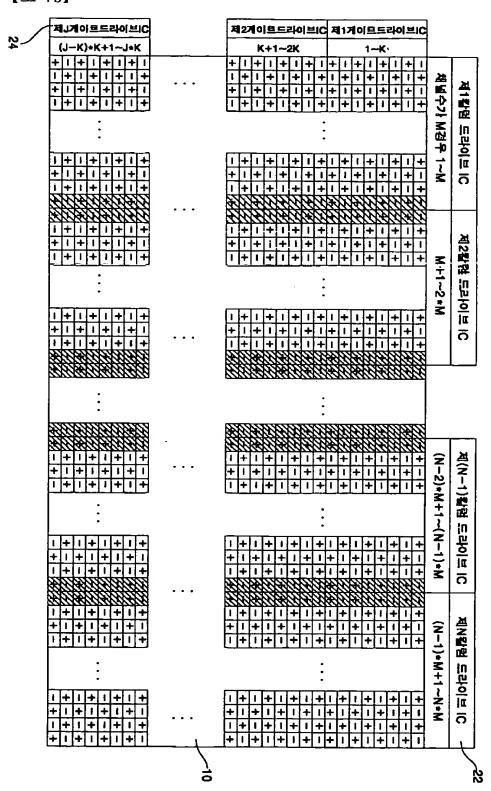
[도 6b]



[도 7a]



[도 7b]



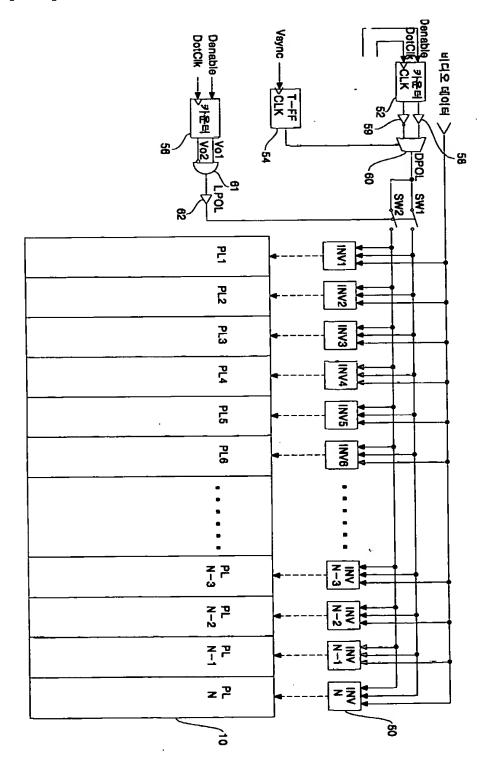
[도 8a]

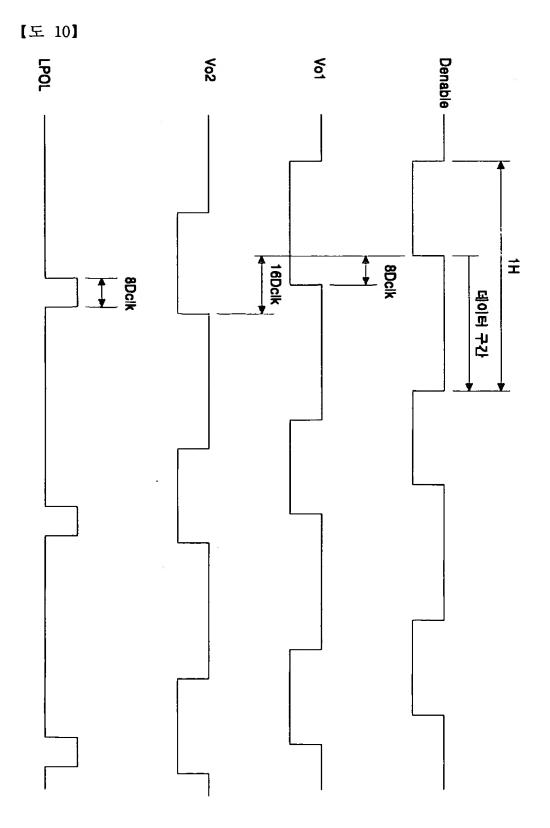
_	자J게이르드라이브IC	AMOIS CRINING	TI TOLE CHOICE	l
φ_/	(J-K)•K+1~J•K	K+1~2K	제1게이트드라이브IC 1~K	
	1+1+1+1+			제1활염 드라이브 IC 채별수가 M경우 1~M
	+ 1 + 1 + 1 + 1 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 1 + 1 + 1 + 1 + 1	+ 1 + 1 + 1 + 1 + 1 1 + 1 + 1 + 1 + 1 1 + 1 + 1 + 1 + 1		N~ I~N oj⊟ IC
	+ 1 + 1 + 1 + 1 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 1 + 1 + 1 + 1 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1	+ 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1	1 + 1 + 1 + 1 + 1	제2칼럼 드라이브 M+1~2*M
	1 ÷ 1 ÷ 1 ÷ 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 +	+ + + + + + + +	M IC
	:		:	
	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 1 + 1 +	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 +	+ 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1	제(N-1)왕염 드라이브 (
	+ 1 + 1 + 1 + 1 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1	+ 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 - 1 + 1 + 1 + 1 +	드라이브 IC (N-1)+M
	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 1 + 1 +	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 +	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 1 + 1 +	제N學图 ⊆라이브 IC (N-1)*M+1~N*M
	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 +	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 +	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 1 + 1 + 1 + 1 + 1	FOIE IC
		<u>,</u>		Š

[도 8b]

	제J계이트드라이브IC		제2게이트드라이브IC	제1게이므드라이브IC		
4	(J-K)*K+1~J*K		K+1-2K	1~K		
	+ 1 + 1 + 1 + 1 + 1 + 1 + 1	- • •		+ 1 + 1 + 1 + 1 + 1 + 1 + 1	채널수가 M경우 1~M	제1칼럼 드라이
	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 +		1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 1 + 1 +	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 1 + 1 +	. 1~W	드라이브 IC
	+ + + + + + + + +		+ + + + + + + + +	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 +	M+1~2*M	제2칼럼 드라이브
	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 +		1 + 1 + 1 + 1 + 1 + i + 1 + 1 + 1 + 1 1 + 1 + 1 + 1 + 1	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 1 + 1 +	S	의 피
	:		÷			
	+ 1 + 1 + 1 + 1 + 1 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1	•••	1+1+1+	+ 1 + 1 + 1 + 1 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 1 + 1 + 1 + 1 + 1	(N-2)*M+1~(N-1)*M	刈(N−1)犁铝
	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 1 + 1 +	•••	+ 1 + 1 + 1 + 1 1 + 1 + 1 + 1 + 1 + 1 + 1		-(N-1)+M	이 페이라크
	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 +		+ 1 + 1 + 1 + 1 1 + 1 + 1 + 1 + 1 + 1 + 1	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 +	(N-1)*M+1~N*M	제N칼럼 드라이브
i			1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 1 + 1 +	1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 +	1~N*W	이 비 IC
		<u>9</u>				Ž

[도 9]







[도 11]

